

國立臺北科技大學

九十九學年度研究所碩士在職專班入學考試

電機工程系碩士班

戊組：電工原理(含電子學及計算機專業實務)試題

填准考證號碼

第一頁 共二頁

--	--	--	--	--	--	--	--

注意事項：

1. 本試題共【十】題，每題十分，配分共 100 分。
2. 請按順序標明題號作答，不必抄題。
3. 全部答案均須答在試卷答案欄內，否則不予計分。

一、CMOS 電路的觀念是將拉高元件以 PMOS 電晶體建構，而拉低元件則由 NMOS 電晶體所建構。依此，請以 CMOS 電路完成下列函數：

$$f = \bar{x}_1 + \bar{x}_2 \bar{x}_3$$

二、請證明下列函數是成立的。

$$x_1 \cdot \bar{x}_3 + \bar{x}_2 \cdot \bar{x}_3 + x_1 \cdot x_3 + \bar{x}_2 \cdot x_3 = \bar{x}_1 \cdot \bar{x}_2 + x_1 \cdot x_2 + x_1 \cdot \bar{x}_2$$

三、假設在單一時脈週期實作下，各主要功能單元所運作的時間定義如下：(1)記憶體單元 200ps；(2)ALU 及加法器 100ps；(3)暫存器陣列(讀取或寫入)50ps；(4)資料記憶體的載入或儲存 200ps。如果其他接線或電路不花費時間，則下列那一種實作方法比較快？快多少倍？

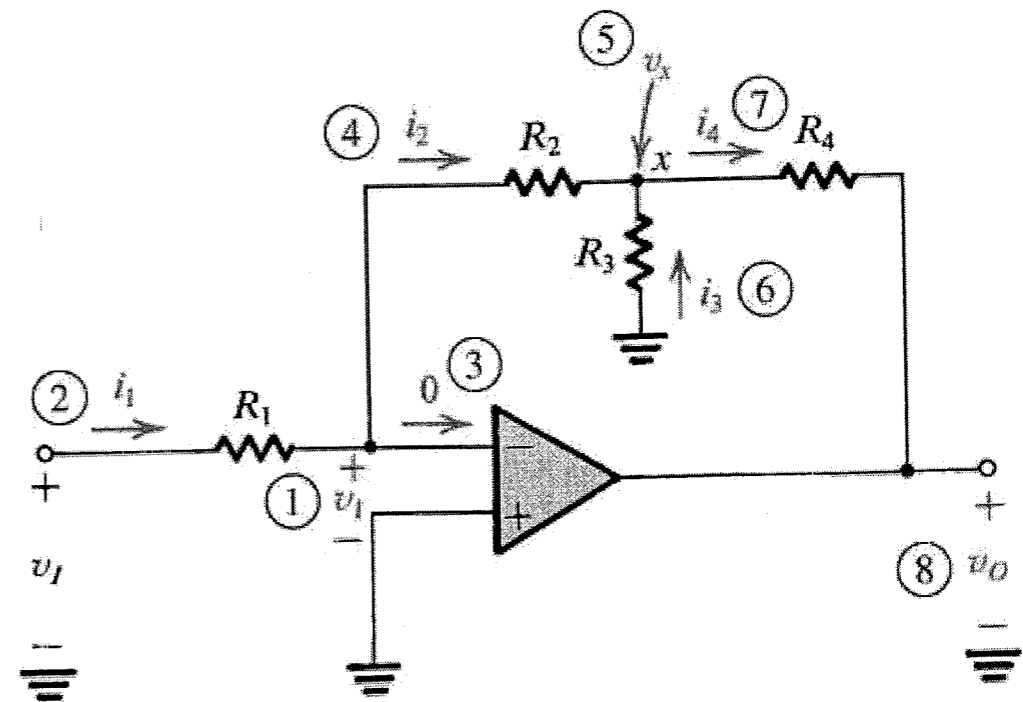
(一)、每個指令執行時間固定花掉一個時脈的實作方式(時脈週期由最長指令所決定)。

(二)、每個指令執行時間固定花掉一個時脈週期，惟其使用可變長度的時脈週期，其中混合指令的比例定為：25%載入指令(含指令記憶體、暫存器讀取、ALU 運算、資料記憶體與暫存器寫入)、10%儲存指令(含指令記憶體、暫存器讀取、ALU 運算、資料記憶體)、45%ALU 指令(含指令記憶體、暫存器讀取、ALU 運算與暫存器寫入)、15%條件跳躍指令(含指令記憶體、暫存器讀取與 ALU 運算)及 5%跳躍指令(含指令記憶體)。

四、假設對於同一個指令集架構，我們有兩套不同的實現方式。電腦 A 的時脈週期長度為 250 微微秒(ps)，它的 CPI(單一指令時脈週期數)是 2.0。電腦 B 的時脈週期長度為 500 微微秒(ps)，它的 CPI(單一指令時脈週期數)是 1.2。對這些被執行的程式(假設為 I 個)而言，那一台電腦跑得最快？快多少倍？

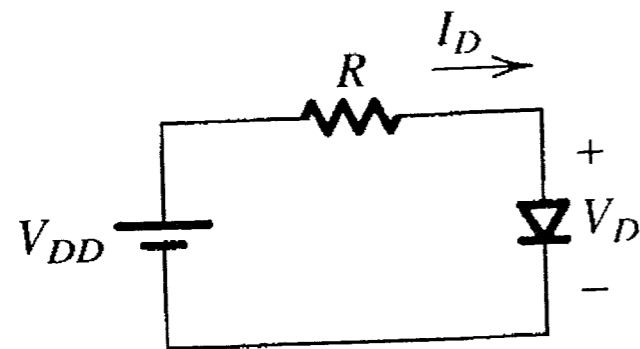
五、假設電腦系統的規格如下：(1)CPU 每秒可執行 30 億個指令，而在作業系統中，每個 I/O 動作平均執行 100,000 個指令；(2)記憶體上的匯流排可支援 1,000MB/sec 的傳輸率；(3)75MB/sec 的讀/寫頻寬磁碟機，其平均搜尋加上旋轉時間為 6ms。如果工作量包含 64KB 的讀取且使用者程式的每個 I/O 動作需要 200,000 個指令，請找出 CPU 與匯流排的最大 I/O 率(=指令執行速率/每個 I/O 的指令數目)？所需要的最大磁碟數？

六、Assuming the op amp to be ideal, derive an expression for the closed-loop gain v_O/v_I of the circuit shown in the following figure where the circled numbers indicate the sequence of the steps in the analysis.

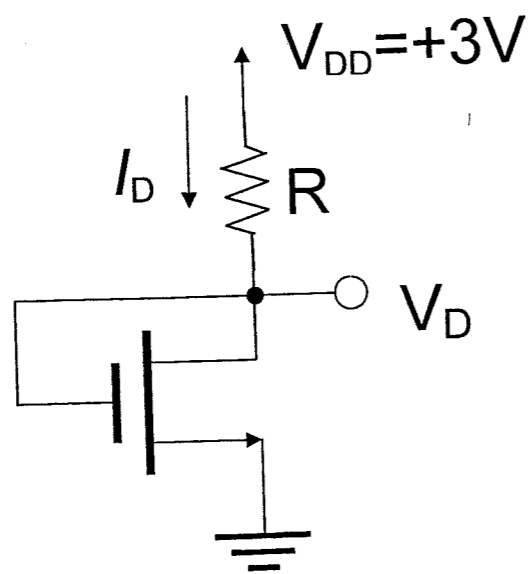


注意：背面尚有試題

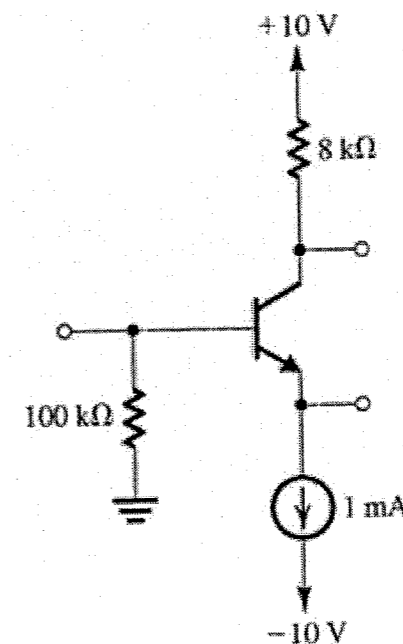
七、 Determine the current I_D and the diode voltage V_D for the following circuit with $V_{DD} = 5\text{ V}$ and $R = 1\text{ k}\Omega$. Assume that the diode has a current of 1 mA at a voltage of 0.7 V , and that its voltage drop changes by 0.1 V for every decade change in current.



八、 Design the CKT to obtain a current I_D of $80\text{ }\mu\text{A}$. Find the value required for R and find the dc voltage V_D . Let the NMOS transistor have $V_{DD} = +3\text{ V}$, $V_t = 0.6\text{ V}$, $\mu_n C_{ox} = 200\text{ }\mu\text{A/V}^2$, $L = 0.8\text{ }\mu\text{m}$, and $W = 4\text{ }\mu\text{m}$. Neglect the channel-length modulation effect ($\lambda = 0$).



九、 Consider the following circuit with $V_{CC} = V_{EE} = 10\text{ V}$, $I = 1\text{ mA}$, $R_B = 100\text{ k}\Omega$, $R_C = 8\text{ k}\Omega$, and $\beta = 100$. Find all dc currents and voltages. Also, find the values of the BJT small-signal parameters (g_m , r_o , r_e , and r_π) at the bias point (with $\beta = 100$). The Early voltage $V_A = 100\text{ V}$.



十、 According to the following figure, find the differential gain, common-mode gain, and CMRR (Common-Mode Rejection Ratio) without r_o .

